

# 碳基无源器件研究进展综述

王高峰, 赵文生, 孙玲玲

(杭州电子科技大学电子信息学院射频电路与系统教育部重点实验室, 浙江杭州 310018)

**摘要:** 碳纳米材料具有诸多独特的物理特性, 如极大的热导率和载流容量. 根据国际半导体技术发展路线图给出的预测, 碳纳米材料可望取代传统硅和铜材料成为下一代集成电路的基础材料. 本文针对碳纳米材料在无源电子器件方面的发展现状和应用前景, 详细讨论了碳纳米管、石墨烯纳米带等碳基纳米互连结构的电学特性. 进而, 简要评述了片上电感、电容器等碳基高频无源器件, 并介绍了碳纳米材料在集成电路热管理方面的应用.

**关键词:** 碳纳米管; 石墨烯; 铜-碳纳米材料; 互连线; 片上电感; 变容器; 散热器

**中图分类号:** TN401      **文献标识码:** A      **文章编号:** 0372-2112 (2017)12-3037-09

**电子学报 URL:** <http://www.ejournal.org.cn>      **DOI:** 10.3969/j.issn.0372-2112.2017.12.029

## Overview of Carbon-Based Passives

WANG Gao-feng, ZHAO Wen-sheng, SUN Ling-ling

(Key Laboratory of RF Circuits and Systems of Ministry of Education,

School of Electronics and Information, Hangzhou Dianzi University, Hangzhou, Zhejiang 310018, China)

**Abstract:** Carbon nanomaterials have many unique physical properties, such as extremely large thermal conductivity and ampacity. According to the ITRS prediction, carbon nanomaterials are the most promising candidate to replace the conventional silicon and copper as the electronic materials of choice for the next-generation integrated circuits. In this paper, the present status and future prospect of carbon-based passive devices are reviewed. The characterization of carbon-based nano-interconnects, including carbon nanotube and graphene nano-ribbon, are discussed. Furthermore, the carbon-based high-frequency passive devices, including on-chip inductors and capacitors, are briefly introduced. The potential applications of carbon nanomaterials in the thermal management of ICs are also discussed.

**Key words:** carbon nanotube (CNT); graphene; copper-nanocarbon; interconnect; on-chip inductor; varactor; heat spreader

## 1 引言

自1991年Iijima使用高分辨率电子显微镜观察电弧蒸发石墨产物时意外发现由碳分子组成的中空管状结构——碳纳米管(Carbon nanotube, CNT)<sup>[1]</sup>, 低维碳纳米材料便在电子和信息领域中得到广泛关注. 进而, Geim和Novoselov于2004年从石墨中分离出石墨烯, 并因“在二维石墨烯研究中的开创性实验”分享了2010年诺贝尔物理学奖.

低维碳纳米材料具有诸多独特的物理特性, 相较于传统材料, 它们具有极大的平均自由程、热导率和载流容量等<sup>[2]</sup>. 根据其手征性, 低维碳纳米材料可表现为导体或半导体性质, 可用于构造场效应管和互连线等

有源/无源器件<sup>[3,4]</sup>. 根据国际半导体技术发展路线图(ITRS)的预测, 碳纳米材料或可取代传统硅和铜材料, 构造全碳“绿色”微纳电子器件和电路. 目前, 国内外包括MIT、Stanford、IBM、北京大学、浙江大学等诸多高校和企业, 都在积极研制基于低维碳纳米材料的电子器件与电路系统<sup>[5,6]</sup>. 低维碳纳米材料构造的电子器件仍处于探索阶段, 尚未达到产业化规模. 本文在深入调研的基础上, 详细介绍了互连线、片上电感、变容器及散热结构等碳基无源器件, 并对其发展给予了展望.

## 2 纳米互连

随着集成电路特征尺寸的不断缩小, 片上纳米互连的电阻率受到边缘散射等因素的影响. 同时, 为防止

铜原子扩散,阻挡层在互连线总面积中所占的比例也越来越大,这些因素导致传统纳米互连线的电阻率急剧增大.因此,互连线时延和焦耳热急剧增加,严重影响到系统的性能和稳定性.另一方面,在当前技术节点下互连线时延已远大于晶体管时延,集成电路正在从“晶体管时代”进入到“互连线时代”,研究者必须采取各种有效措施降低纳米互连线电阻,减小时延,提升性能和稳定性<sup>[7]</sup>.

碳纳米材料具有许多优良的物理特性,可望取代传统金属材料,构造新型片上纳米互连结构.图1给出了三种一维碳纳米材料:石墨烯纳米带(Graphene Nano-Ribbon, GNR)、单壁碳纳米管(Single-Walled CNT, SWCNT)和多壁碳纳米管(Multi-Walled CNT, MWCNT).从结构上看,CNT可看作是GNR沿切面方向卷曲而成.基于这一关系,可采用等离子刻蚀方法切断CNT表面的成键,得到了尺寸可控、边缘整齐的GNR.因此,CNT和石墨烯具有相近的物理特性,均可用于构造新型片上纳米互连结构.本节将回顾碳基纳米互连的发展,简要介绍MWCNT互连的建模方法及串扰特性,并总结GNR互连和CNT通孔的最新研究成果.

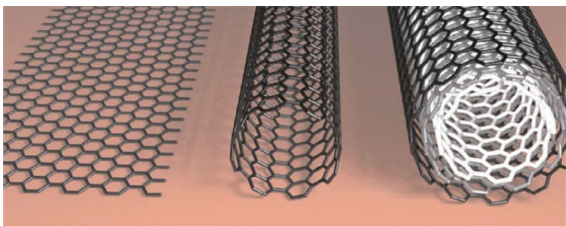


图1 碳纳米材料:石墨烯纳米带、单壁和多壁碳纳米管

## 2.1 CNT互连

针对金属性SWCNT, Burke提出了改进的纳米传输线模型<sup>[8]</sup>,如图2所示.相较于传统金属构造的互连线模型,SWCNT互连线模型中需要考虑动电感 $l_k$ 和量子电容 $c_Q$ 的影响,这在CNT的高频实验测量中也得到了验证.由于单根SWCNT电阻较大,不利于高速信号传输,实际应用中采用SWCNT束构造互连结构,如图3(a)所示.大量的理论计算表明,采用SWCNT束构造互连可减小时延和功耗,改善系统性能<sup>[9,10]</sup>.然而,目前工艺水准所得到的CNT束密度远低于理想值(即相邻CNT间距为范德瓦尔斯距离、紧密排列下的CNT密度).此外,在SWCNT束互连两端制造接触电极也较为困难.由于CNT不是完全透明的,在光刻中会阻挡激光,导致互连线两端残余光阻材料.这些光阻材料会影响接触电极的制造,导致SWCNT束中仅有部分CNT连接到电极.尽管电流仍然能够通过CNT之间的耦合电阻传输,但互连线性能会受到较大影响.这种工艺波动严重影响到SWCNT束互连的设计与应用.

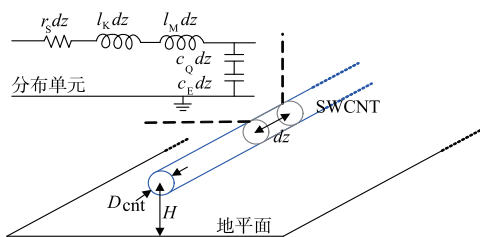


图2 SWCNT互连及其纳米传输线模型

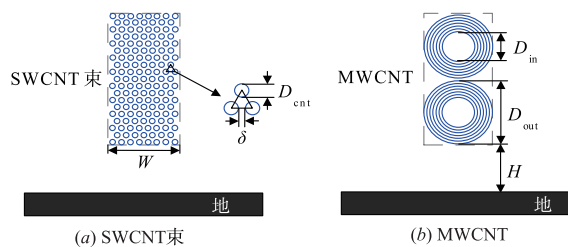


图3 CNT互连结构

相较于SWCNT束互连,MWCNT互连易于加工,受工艺波动的影响更小,且两者的电学性能相近,均可提供比铜互连更小的时延和功耗<sup>[11-15]</sup>.根据ITRS预测,纳米互连线的纵横比约为2,因此可将两根MWCNT并联构造片上纳米互连结构,如图3(b)所示.针对MWCNT互连,国内外学者开展了大量的理论与实验研究,如Close等人测量了MWCNT互连的电学特性,并基于MWCNT互连制造了可工作于吉赫兹的纳米集成电路<sup>[11]</sup>,如图4所示.Li等人在文献[12]中给出了MWCNT互连的多导体传输线模型.为便于仿真分析,Sarto等人基于多导体传输线模型,通过迭代计算和简化构造了MWCNT互连的等效单导体(Equivalent Single-Conductor, ESC)传输线模型<sup>[13]</sup>,如图5所示.图中 $r_s^{i,i}$ 、 $l_k^{i,i}$ 和 $c_Q^{i,i}$ 分别为MWCNT中第*i*层的散射电阻、动电感和量子电容, $l_M^{i,j}$ 和 $c_M^{i,j}$ 为第*i*层和第*j*层之间的磁电感和静电电容.由于MWCNT各层并联,根据边界条件可得到ESC模型的等效动电感 $\hat{l}_k$ 和等效量子电容 $\hat{c}_Q$ .等效电阻 $\hat{r}_s$ 为MWCNT各层电阻的并联值,等效磁电感 $\hat{l}_M$ 和等效静电电容 $\hat{c}_E$ 即MWCNT最外层的磁电感 $l_E^{n,n}$ 和静电电容 $c_E^{n,n}$ .研究表明,使用ESC传输线模型可极大地缩短仿真时间,提升效率<sup>[14]</sup>.

基于ESC传输线模型,梁锋等人采用时域有限差分方法求解传输线方程获取MWCNT互连的时延特性,并与解析公式获得的结果进行了对比验证<sup>[15]</sup>.图6给出了中间层和全局层MWCNT互连线的时延,图中实线为解析解,符号表示数值仿真结果.从图中可以看到,随着集成电路特征尺寸的缩小,互连线时延将进一步增大.进而,针对MWCNT互连中的缓冲器插入、串扰和电热问题开展了一系列研究<sup>[15-18]</sup>.与铜导线相比,MWC-

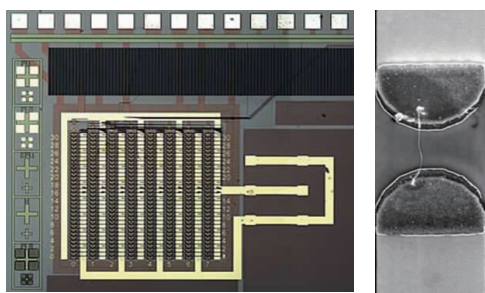


图4 利用MWCNT互连构造的纳米集成电路<sup>[11]</sup>

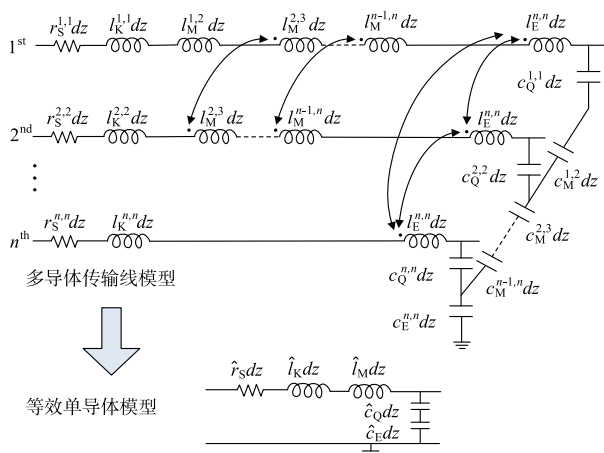


图5 MWCNT互连的等效单导体传输线模型

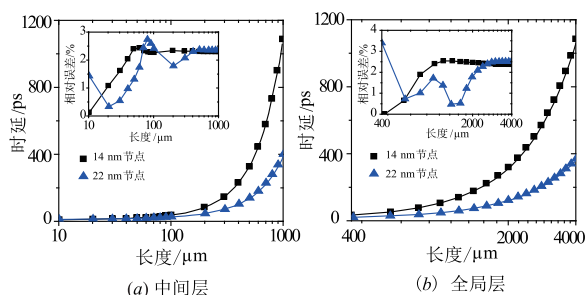


图6 MWCNT互连在不同互连层的时延特性<sup>[15]</sup>

NT 互连中串扰引起的时延更小,该优势随互连线长度增加变得更加明显,而两者中的噪声峰值电压几乎相同。

### 2.2 GNR 互连

与 CNT 相比,GNR 互连具有明显的加工优势,其特征特性更易控制,易于与传统 CMOS 工艺集成。GNR 可以通过切割 CNT 得到,根据边缘结构,GNR 可分为“扶手椅 (armchair-GNR, ac-GNR)”和“锯齿 (zigzag-GNR, zz-GNR)”型,如图 7 所示。其中 zz-GNR 为金属性,ac-GNR 根据截面上碳原子数目表现为金属或半导体性。基于石墨烯的能带结构,Naemi 等人推导得到了不同类型 GNR 中导带 (价带) 各能级的最小 (大) 值,代入 Fermi-Dirac 分布函数,即可数值计算得到 GNR 的有效导电沟道数<sup>[19]</sup>。当费米能级大于一定数值时,半导体性

ac-GNR 也可用于互连线应用。当 GNR 宽度大于 10 nm 且费米能级大于 0.1 eV 时,GNR 的有效导电沟道数与宽度和费米能级成正比,此时可用解析公式近似<sup>[20,21]</sup>。

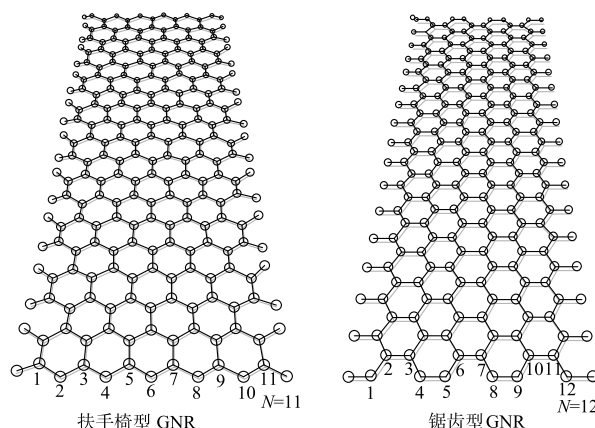


图7 扶手椅和锯齿型GNR互连结构

在得到 GNR 有效导电沟道数后,即可对 GNR 互连进行建模分析。图 8 给出了 GNR 互连的等效电路模型,与 CNT 互连类似,GNR 互连模型中必须考虑量子电阻  $R_0$ 、动电感  $l_k$  和量子电容  $c_Q$ 。理论研究发现,GNR 的平均自由程可估算为宽度的 450 倍,而实验测量得到高达  $1\mu\text{m}$  的平均自由程。然而,由于基底影响,GNR 的平均自由程远低于  $1\mu\text{m}$ ,当放置于  $\text{SiO}_2$  上时 GNR 的平均自由程为  $100\text{nm}$ ,放置于 h-BN 上时变为  $300\text{nm}$ 。此外,GNR 互连的电阻还会受边缘质量的影响,如图 9 所示。从图中可以看到,当边缘镜面系数  $p$  从 0 增大为 1 时,GNR 互连电阻明显减小。当互连线宽度小于  $10\text{nm}$  时,即使单层 GNR 的电阻也远小于铜互连电阻。

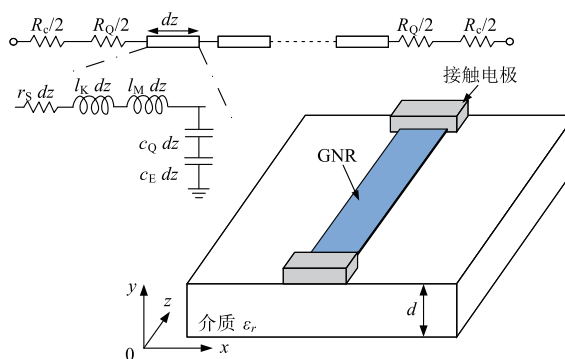


图8 GNR互连及其等效电路模型

与单根 SWCNT 类似,为减小电阻损耗,多采用多层 GNR (Multilayer GNR, MLGNR) 结构,如图 10 所示。此时,仅顶端和底部少数 GNR 层会受基底影响。在 MLGNR 互连应用中须注意接触电极的影响,其中边缘接触下 MLGNR 中各层 GNR 均可传导电流,此时可采用 ESC 传输线模型对于进行仿真分析<sup>[22,23]</sup>。而在顶端接

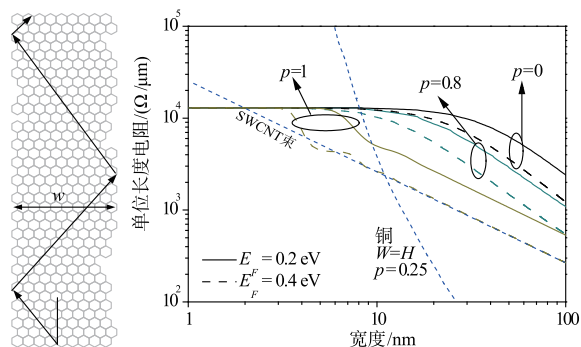


图9 GNR互连及其等效电路模型

触时,电流通过层间耦合电阻向其余 GNR 层传输. 图 11 给出了不同接触形式下 MLGNR 互连的电学特性. 研究表明,边缘接触 MLGNR 互连的电阻率与 SWCNT 束相近. Qian 等人基于 ESC 传输线模型,研究了边缘接触 MLGNR 互连的串扰效应<sup>[24]</sup>. 如图 11(a) 所示,MLGNR 互连的电阻率随着费米能级的提升明显减小. 因此, Jiang 等人发展了插入式掺杂技术,该技术可明显降低 MLGNR 互连电阻<sup>[6]</sup>. 顶端接触下,MLGNR 互连须用等效电阻网络建模,如图 11(b) 所示,此时电阻值不再与层数成反比关系,它同时受到层数、长度和边缘质量的影响<sup>[25]</sup>.

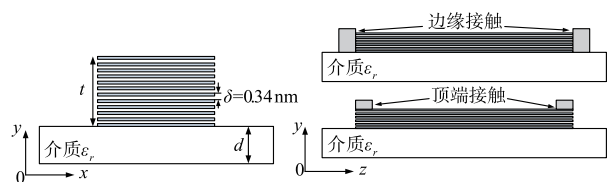


图10 MLGNR互连及不同的接触形式

集成电路设计和应用中还需要考虑可靠性问题. 图 12 给出了 GNR 互连的击穿电流密度,研究表明 GNR 互连的载流容量可达  $10^8$  A/cm<sup>2</sup> 以上,因此可极大地提升系统可靠性<sup>[26]</sup>.

### 2.3 CNT 束通孔

CNT 一般竖直生长,适于构造通孔,目前已有大量关于 CNT 束通孔建模和加工的文献发表<sup>[27]</sup>. 研究表明 CNT 束通孔电阻大于金属通孔,在电学性能上并无优势. 然而,片上通孔结构的可靠性更重要. 由于 CNT 的载流容量和热导率远大于传统金属,应用 CNT 束通孔可极大地改善集成电路电、热性能和可靠性.

### 2.4 全碳三维互连结构

由于石墨烯和 CNT 分别在水平和垂直方向上具有优势,将其结合可构造全碳三维结构,用于储氢或超级电容<sup>[28]</sup>. 类似的,尹文言等人提出结合水平 GNR 和垂直 CNT 通孔,构造全碳三维互连结构. 图 13 给出了全碳三维互连结构一种可能的工艺方案,其中 CNT 通孔制备好后,将石墨烯移至目标衬底与其连接. 考虑到石

墨烯和 CNT 的各向异性,此处采用金属电极连接两者. 当然,也可直接在水平 MLGNR 上放置催化剂生长 CNT,如图 14 所示,但这种方法可能会带来较大的接触电阻<sup>[29]</sup>.

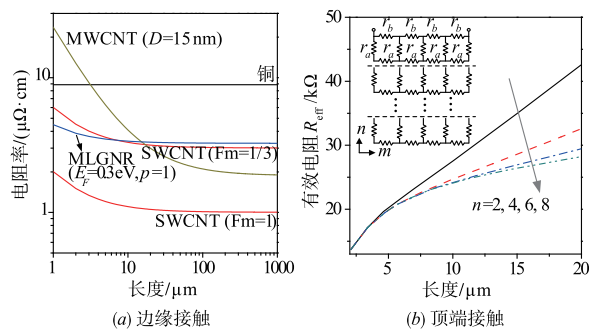
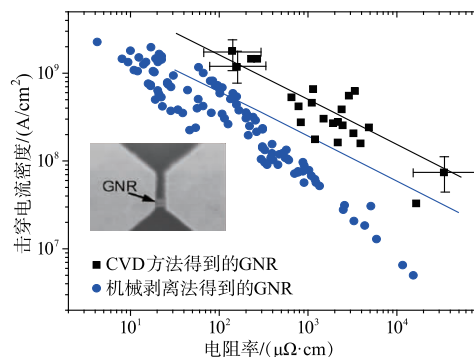


图11 MLGNR互连在不同电极接触下的电阻

图12 SiO<sub>2</sub>基底上GNR互连的击穿电流密度<sup>[26]</sup>

### 2.5 铜-碳纳米互连

尽管理论上碳纳米材料具有优良的电、热学特性,可构造片上纳米互连结构以应对集成电路特征尺寸不断缩小所带来的挑战. 然而,当前的工艺水准难以得到满足需求的碳纳米材料. 为此,Subrammiam 等人提出铜-CNT 混合材料构造片上互连,其工艺流程如图 15 所示<sup>[30]</sup>. 实验证明,铜-CNT 混合材料具有与铜接近的电导率,且不易受温度影响. 更重要的是,铜-CNT 混合材料具有极高的载流容量,可有效改善集成系统可靠性和稳定性<sup>[30,31]</sup>.

类似地,也可结合铜/石墨烯构造片上互连线,即在铜表面生长石墨烯或将已制备好的石墨烯转移至铜表面. Kang 等人首次实现了这一结构,实验证实互连线载流容量得到了一定改善<sup>[32]</sup>. 随着互连线尺寸的缩小,石墨烯层的作用将更加明显. 为此, Yeh 等人采用化学气相沉积方法在  $200 \text{ nm} \times 200 \text{ nm}$  的铜导线上生长石墨烯,实验发现引入石墨烯后,互连线载流容量可提升一个数量级<sup>[33]</sup>. Goli 等人发现将石墨烯覆盖在铜表面可增大晶粒尺寸,提升热导率<sup>[34]</sup>. 如图 16 所示,通过在铜互连线上覆盖石墨烯层,可有效降低互连线温升<sup>[35]</sup>.

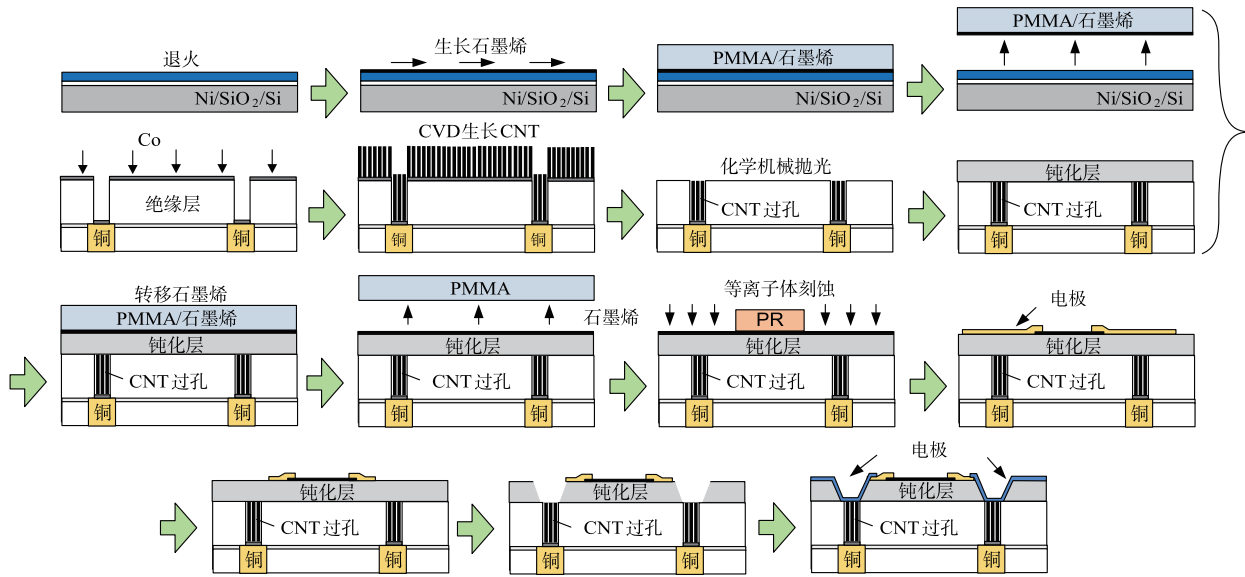


图13 全碳三维互连结构的一种工艺实现方案

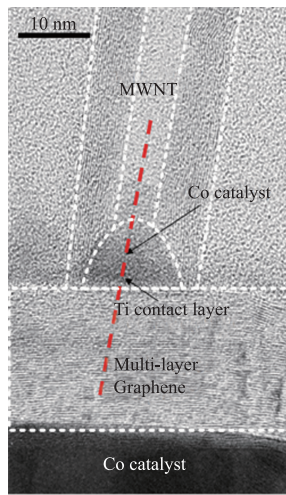


图14 MLG NR 互连上直接生长MWCNT<sup>[29]</sup>

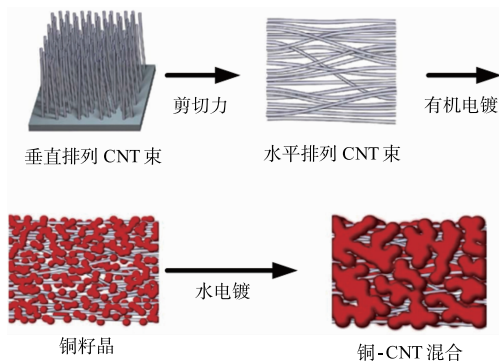


图15 铜-CNT互连的工艺流程图<sup>[30]</sup>

传统铜互连由于铜原子扩散,需要采用 TaN 等材料作为阻挡层.这些阻挡层电阻率较高,且随着互连线尺寸缩小,阻挡层所占比例逐渐增大,对互连线性能产生显著

影响. ITRS 指出目前还不知道如何得到 2 nm 厚度以下的阻挡层,仍需不断探索相关工艺和材料.作为已知最薄的二维材料,Nguyen 等人提出石墨烯阻挡层技术<sup>[36]</sup>,韩国学者和美国学者也开展了这方面的研究工作<sup>[37,38]</sup>.通过等效电阻网络建模可以得到铜-石墨烯互连的电阻率,如图 17 所示.从图可以看到,应用石墨烯阻挡层可有效降低互连线电阻率,从而减小时延,提升系统性能<sup>[39]</sup>.随后,Mehta 等人实现了这一结构,实验发现石墨烯阻挡层能够减少铜导线中电子的表面散射,从而减小互连线电阻及温升<sup>[40]</sup>.此外,他们还证明石墨烯阻挡层有助于提升互连线击穿电流密度.该实验中互连线宽度约 200 nm,可以预测当互连线尺寸缩小至几十甚至十几纳米时,石墨烯阻挡层对性能和可靠性的改善作用将更加明显.

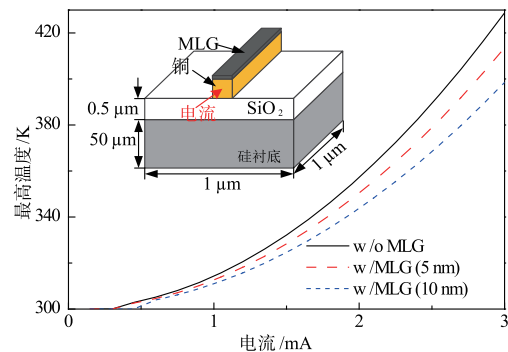
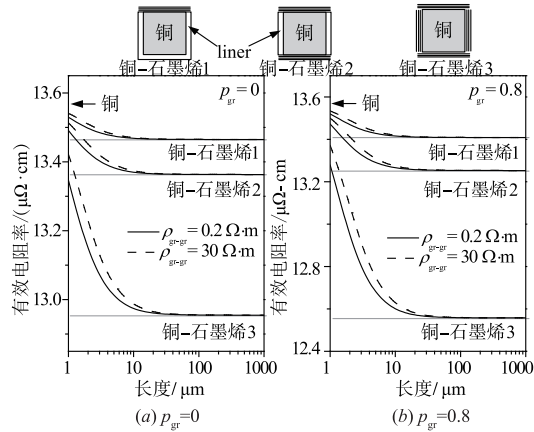
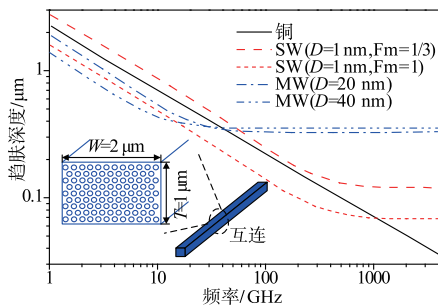
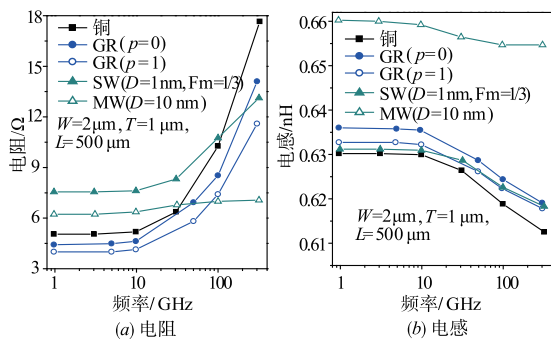


图16 铜-石墨烯互连线在直流条件下的最高温度响应<sup>[35]</sup>

### 3 高频无源器件

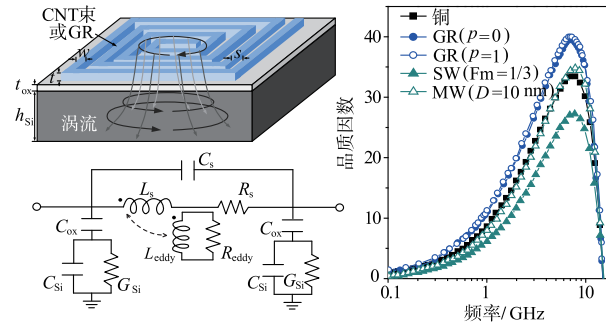
本节简要介绍基于碳纳米材料的高频无源器件,包括水平互连、硅通孔(Through-Silicon Via, TSV)、片上电感和电容等.

图17 铜-石墨烯互连线的有效电阻率<sup>[39]</sup>图18 CNT互连的趋肤厚度<sup>[41]</sup>图19 碳基互连的高频阻抗响应<sup>[41,42]</sup>

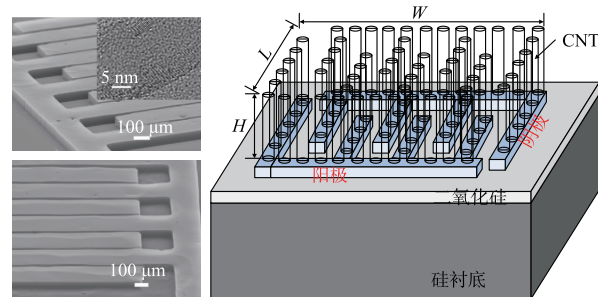
### 3.1 互连结构

由于CNT动电感参数远远大于磁电感,其电流分布与铜导线不同,当频率升高至一定数值时,CNT互连中趋肤深度趋于饱和,高频电阻将不受频率影响.图18给出了铜与CNT互连趋肤深度随频率变化的曲线,其中MWCNT直径较大,受动电感影响更为明显,因此当频率达到数十吉赫兹时即达到饱和状态.

与CNT不同,石墨烯带(Graphene Ribbon,GR)具有反常趋肤效应,这是由于频率升高,GR互连的趋肤深度减小,在截面 $x$ 方向上(见图10)接近石墨烯平均自由程,不再满足欧姆定律<sup>[42]</sup>.CNT互连中,由于截面方向上平均自由程很小,不需要考虑这一效应.文献[42]通过求解 Boltzmann 方程数值得到GR互连的电流密度分布,结合部分元等效电路方法得到了GR互连的高频阻抗参

图20 铜及碳基片上电感的品质因数比较<sup>[41]</sup>

数,如图19所示.从图中可以看到GR互连电阻略小于铜互连电阻,且提升GR边缘质量有助于进一步改善电学性能.与铜互连不同,CNT互连的趋肤效应被明显抑制,因此其高频电阻远小于铜和GR互连高频电阻.MWCNT由于动电感影响更大,因此具有最大的电感参量.

图21 基于CNT构造的片上电容元件<sup>[48]</sup>

CNT束还可用于构造TSV.TSV是三维集成电路关键技术之一,近年来受到广泛关注<sup>[43,44]</sup>.基于等效电导率,文献[45]利用传输线方法研究了CNT束TSV阵列中的串扰效应.由于CNT热导率远大于传统金属,采用CNT束TSV还有助于缓解三维集成电路中的热问题<sup>[46]</sup>.在CNT束TSV的工艺实现方面,Wang等人做了大量工作,通过加密CNT束,将其转移至集成电路,可避免了CNT加工时所需高温对有源器件的影响<sup>[47]</sup>.

### 3.2 片上电感

受动电感影响,碳基互连电感值明显大于基于传统金属的电感.因此,可利用碳纳米材料构造片上电感,以提升电感值和品质因数<sup>[41]</sup>.如图20所示,一定条件下碳基片上电感可获得远大于传统片上电感的品质因数.通过提升SWCNT束中金属性CNT比例和MWCNT直径,可进一步增大其品质因数.

### 3.3 电容元件

CNT具有极大的比表面积和良好的导电性,可用作电极构造超级电容元件.图21给出了基于CNT束电极的片上交指形电容器<sup>[48]</sup>.针对这一结构,文献[49]利用全波电磁仿真软件对其进行研究,建立了等效电路模型,在此基础上考虑了动电感和量子电容的影响.

研究发现该电容元件具有极大的电容密度,但 MWCNT 的动电感会降低质量因数和谐振频率。

使用 CNT 电极还可构造变容器,偏置电压的变化会导致 CNT 形变,从而改变电容值<sup>[50]</sup>。同样,在水平方向放置 CNT 和 GR 也可实现变容器,通过加载偏置电压来改变电容值。基于这一原理,可将 GR 置于共面波导上构造开关,通过调节偏置电压使 GR 接触到信号线,从而达到闭合的目的。

#### 4 散热结构

随着晶体管密度和集成电路总功耗的不断提升,以及一些新技术(如 SOI 技术)、新材料(如低 k 介质等)的引入,热问题已经成为限制集成电路(特别是三维集成电路)发展的关键问题之一。

Balandin 等人针对 SOI 和三维集成电路,提出将石墨烯铺在集成电路中,将热量传导至侧边散热器上<sup>[51]</sup>。然而,这种方式需要构造侧边散热器,单独石墨烯散热层的作用很小,而侧边散热器很难达到理想温度条件。采用导热硅通孔可将热量直接传导至底层衬底,这种方案更加实际可操作。如前所述,可采用 CNT 构造导热 TSV,从而得到全碳三维导热结构,如图 22 所示,利用该结构可将三维集成电路的最高温降低 87 K。Liang 等人结合 CNT 导热 TSV 与微通道来解决三维集成电路的散热难题,并证明这种结构可有效改善电路可靠性<sup>[52]</sup>。针对高功率器件,Yan 等人提出用石墨烯连接漏极和散热器,从而有效改善器件的电、热性能<sup>[53]</sup>。为提高石墨烯垂直方向的导热特性,Zhang 等人提出了一种新型三维碳纳米结构<sup>[54]</sup>,这种结构利用纳米环将石墨烯连接起来,研究表明这种结构可将石墨烯垂直方向上的热导率提升 3 倍。

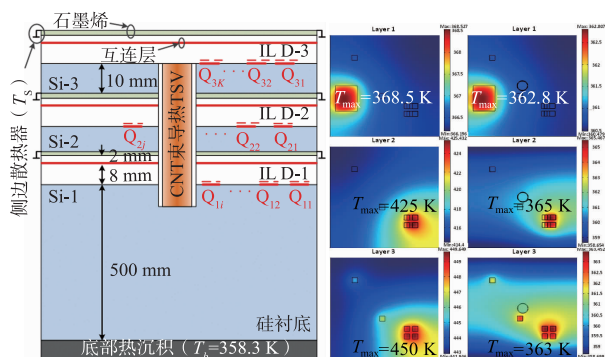


图 22 全碳三维散热结构及其对各层最高温度值的影响

#### 5 结束语

由于碳纳米材料具有独特的物理特性,在新型电子器件方面具有广阔的应用前景,可望取代硅和铜成为集成电路的基础材料。因此,碳纳米材料被认为是下一代信息技术最重要的材料之一。本文介绍了碳基无源器件的研究现

状,详细讨论了多壁碳纳米管、石墨烯纳米带等碳基纳米互连线的建模方法,并对碳基互连线进行了特性分析。研究表明,采用碳纳米管构造片上互连可有效降低时延,改善系统性能。然而,目前工艺水准无法得到满足需求的碳纳米管束,仍需进一步发展定向高密度碳纳米管的工艺方法。石墨烯具备与碳纳米管类似的物理特性,且更易与 CMOS 工艺集成。但石墨烯互连的应用中必须注意到接触电极对电子运输的影响,同时还应发展多层石墨烯掺杂技术,以提升费米能级,降低互连阻抗,减小功耗。虽然碳纳米材料目前仍无法真正用于构造集成电路片上互连,但可以预见到,当特征尺寸达到 10 nm 以下时,单根碳纳米管或单层石墨烯即可提供远优于铜互连的电学性能。在一些特殊应用场合(如亚阈值电路)中,碳纳米管和石墨烯已可取代传统铜互连。进一步地,本文介绍了全碳三维互连结构,即将碳纳米管通孔和石墨烯水平互连结合起来,从而实现全碳素集成电路。这种结构仍存在着较明显的问题,如难以大规模加工、接触电阻较大等,仍需进一步克服。当前阶段,将碳纳米材料与传统金属结合起来可能是更为现实的选择。因此,本文着重讨论了铜-碳纳米管混合互连结构,这种互连结构可在性能和可靠性之间取得平衡,更易实现。类似地,利用石墨烯取代铜互连中的阻挡层,也可构造铜-石墨烯互连线,研究表明这种结构可有效改善互连线的电、热性能,提升载流容量。

此外,本文还介绍了部分碳基高频无源器件(如片上电感、电容器等)和碳基散热结构。研究发现,碳纳米材料高动电感可有效抑制趋肤效应,从而得到远优于传统互连的高频电学性能。碳纳米材料的这种特性令其适于构造片上电感元件,从而提升品质因数。利用碳纳米材料的高比表面积可构造片上电容及变容器,但工艺方面存在着较多困难。最后,本文介绍了碳纳米材料在集成电路散热结构方面的应用。目前,碳基电子器件方面的研究还处于探索或起步阶段,在其制备与集成方面仍面临较大挑战,需要开展大量的研究工作。

#### 参考文献

- [1] Iijima S. Helical microtubules of graphitic carbon[J]. Nature, 1991, 354: 56-58.
- [2] 朱宏伟,徐志平,谢丹,等. 石墨烯:结构,制备方法与性能表征[M]. 北京:清华大学出版社,2011.  
Zhu H, Xu Z, Xie D, et al. Graphene: Structure, Manufacture and Characterization[M]. Beijing: Tsinghua University Press, 2011. (in Chinese)
- [3] 刘卫华,朱长纯,等. 碳纳米管(CNT)场发射显示器的关键技术的研究[J],电子学报,2002,30(5):694-696.  
Liu W, Zhu C, et al. Research on key techniques of carbon nanotube field emission display[J]. Acta Electronica Sinica, 2002, 30(5): 694-696. (in Chinese)

- [4] Zhao W S, Yin W Y. Carbon-Based Interconnects for RF Nanoelectronics, Wiley Encyclopedia of Electrical and Electronics Engineering[M]. USA: John Wiley & Sons, Inc, 2012.
- [5] Qiu C, Zhang Z, Xiao M, et al. Scaling carbon nanotube complementary transistors to 5-nm gate length [J]. Science, 2017, 355(6322): 271 – 276.
- [6] Jiang J, Kang J, Cao W, et al. Intercalation doped multilayer-graphene-nanoribbons for next-generation interconnects [J]. Nano Lett, 2017, 17(3): 1482 – 1488.
- [7] 王晓冬, 吉元, 李志国, 等. ULSI 中 Cu 互连线的显微结构及可靠性[J]. 电子学报, 2004, 32(8): 1302 – 1304.  
Wang X, Ji Y, Li Z, et al. Microstructure and reliability of ULSI copper interconnects [J]. Acta Electronica Sinica, 2004, 32(8): 1302 – 1304. (in Chinese)
- [8] Burke P J. Luttinger liquid theory as a model of the gigahertz electrical properties of carbon nanotube [J]. IEEE Trans on Nanotechnol, 2002, 1(3): 129 – 144.
- [9] Pu S N, Yin W Y, Mao J F, et al. Crosstalk prediction of single-and double-walled carbon-nanotube (SWCNT/DWCNT) bundle interconnects [J]. IEEE Trans on Electron Devices, 2009, 56(4): 560 – 568.
- [10] Zhao W S, et al. Performance and stability analysis of monolayer single-walled carbon nanotube interconnects [J]. Int J Numer Model, 2015, 28(4): 456 – 464.
- [11] Close G F, Yasuda S, Paul B, et al. A 1 GHz integrated circuit with carbon nanotube interconnects and silicon transistors [J]. Nano Lett, 2008, 8(2): 706 – 709.
- [12] Li H, Yin W Y, Banerjee K, et al. Circuit modeling and performance analysis of multi-walled carbon nanotube interconnects [J]. IEEE Trans on Electron Devices, 2008, 55(6): 1328 – 1337.
- [13] Sarto M S, Tamburrano A. Single-conductor transmission-line model of multiwall carbon nanotubes [J]. IEEE Trans on Nanotechnol, 2010, 9(1): 82 – 92.
- [14] Tang M, Mao J. Modeling and fast simulation of multi-walled carbon nanotube interconnects [J]. IEEE Trans on Electromagn Compat, 2015, 57(2): 232 – 240.
- [15] Liang F, Wang G, Ding W. Estimation of time delay and repeater insertion in multiwall carbon nanotube interconnects [J]. IEEE Trans on Electron Devices, 2011, 58(8): 2712 – 2720.
- [16] Liang F, Wang G, Lin H. Modeling of crosstalk effects in multiwall carbon nanotube interconnects [J]. IEEE Trans on Electromagn Compat, 2012, 54(1): 133 – 139.
- [17] Liang F, Wang G, Lin H. Modelling of self-heating effects in multiwall carbon nanotube interconnects [J]. Micro Nano Lett, 2011, 6(1): 52 – 54.
- [18] Zhao W S, Wang G, Sun L, et al. Repeater insertion for carbon nanotube interconnects [J]. Micro Nano Lett, 2014, 9(5): 337 – 339.
- [19] Naeemi A, Meindl J D. Compact physics-based circuit models for graphene nanoribbon interconnects [J]. IEEE Trans on Electron Devices, 2009, 56(9): 1822 – 1833.
- [20] 赵文生. 三维集成电路中新型互连结构的建模方法与特性研究[D]. 杭州: 浙江大学, 2013.  
Zhao W. Modeling and characterization of novel interconnects for 3-D ICs [D]. Hangzhou: Zhejiang University, 2013. (in Chinese)
- [21] Zhao W S, Yin W Y. Comparative study on multilayer graphene nanoribbon (MLG NR) interconnects [J]. IEEE Trans on Electromagn Compat, 2014, 56(3): 638 – 645.
- [22] Cui J P, Zhao W S, Yin W Y, et al. Signal transmission analysis of multilayer graphene nano-ribbon (MLG NR) interconnects [J]. IEEE Trans on Electromagn Compat, 2012, 54(1): 126 – 132.
- [23] Zhao W S, Yin W Y. Signal integrity analysis of graphene nano-ribbon (GNR) interconnects [A]. IEEE EDAPS [C]. Taipei, China: IEEE, 2012. 227 – 230.
- [24] Qian L, et al. Study of crosstalk effect on the propagation characteristics of coupled MLG NR interconnects [J]. IEEE Trans on Nanotechnol, 2016, 15(5): 810 – 819.
- [25] Kumar V, Rakheja S, Naeemi A. Performance and energy-per-bit modeling of multilayer graphene nanoribbon conductors [J]. IEEE Trans on Electron Devices, 2012, 59(12): 2753 – 2761.
- [26] Murali R, Yang Y, Brenner K, et al. Breakdown current density of graphene nanoribbons [J]. Appl Phys Lett, 2009, 94(24): 243114.
- [27] Li S, Raju S, Zhou C, et al. Carbon nanotube contact plug on silicide for CMOS compatible interconnect [J]. IEEE Electron Device Lett, 2016, 37(6): 793 – 796.
- [28] Du F, Yu D, Dai L, et al. Preparation of tunable 3D pillared carbon nanotube-graphene networks for high-performance capacitance [J]. Chem Mater, 2011, 23(21): 4810 – 4816.
- [29] Nihei M. CNT/graphene technologies for advanced interconnects and TSVs [A]. SEMATECH Symp [C]. Taiwan, China: SUNY, 2012. 1 – 3.
- [30] Subramniam C, Yamada T, Kobashi K, et al. One hundred fold increase in current carrying capacity in a carbon nanotube-copper composite [J]. Nature Commun, 2013, 4(2202): 1 – 7.
- [31] Zhao W S, et al. High-frequency analysis of Cu-carbon nanotube composite through-silicon vias [J]. IEEE Trans on Nanotechnol, 2016, 15(3): 506 – 511.
- [32] Kang C G, Lim S W, Lee S, et al. Effects of multi-layer graphene capping on Cu interconnects [J]. Nanotechnol, 2013, 24(11): 115707.

- [33] Yeh C H, Medina H, Lu C C, et al. Scalable graphite/copper bishell composite for high-performance interconnects [J]. ACS Nano, 2014, 8(1): 275 – 282.
- [34] Goli P, Ning H, Li X, et al. Thermal properties of graphene-copper-graphene heterogeneous films [J]. Nano Lett, 2014, 14(3): 1497 – 1503.
- [35] Zhang R, et al. Electrothermal characterization of multilevel Cu-graphene heterogeneous interconnects in the presence of an electrostatic discharge (ESD) [J]. IEEE Trans on Nanotechnol, 2015, 14(2): 205 – 209.
- [36] Nguyen B S, Lin J F, Pering D C. 1-nm-thick graphene trilayer as the ultimate copper diffusion barrier [J]. Appl Phys Lett, 2014, 104(8): 082105.
- [37] Hong J, Lee S, Lee S, et al. Graphene as an atomically thin barrier to Cu diffusion into Si [J]. Nanoscale, 2014, 6(13): 7503 – 7511.
- [38] Li L, Zhu Z, Wang T, et al. BEOL compatible graphene/Cu with improved electromigration lifetime for future interconnects [A]. IEEE IEDM [C]. San Francisco, US: IEEE, 2016. 951 – 954.
- [39] Zhao W S, Wang D W, Wang G, et al. Electrical modeling of on-chip Cu-graphene heterogeneous interconnects [J]. IEEE Electron Device Lett, 2015, 36(1): 74 – 76.
- [40] Mehta R, Chugh S, Chen Z. Enhanced electrical and thermal conduction in graphene encapsulated copper nanowire [J]. Nano Lett, 2015, 15(3): 2024 – 2030.
- [41] Li H, Banerjee K. High-frequency analysis of carbon nanotube interconnects and implications for on-chip inductor design [J]. IEEE Trans on Electron Devices, 2009, 56(10): 2202 – 2214.
- [42] Sarkar D, et al. High-frequency behavior of graphene-based interconnects-Part I: Impedance modeling [J]. IEEE Trans on Electron Devices, 2011, 58(3): 843 – 852.
- [43] Zhao W S, Yin W Y, Wang X P, et al. Frequency- and temperature-dependent modeling of coaxial through-silicon vias for 3-D ICs [J]. IEEE Trans on Electron Devices, 2011, 58(10): 3358 – 3368.
- [44] Liang F, Wang G, Zhao D, et al. A wideband impedance model for coaxial through-silicon vias in 3-D integration [J]. IEEE Trans on Electron Devices, 2013, 60(8): 2498 – 2504.
- [45] Zhao W S, et al. Electromagnetic compatibility-oriented study on through silicon single-walled carbon nanotube bundle via (TS-SWCNTBV) arrays [J]. IEEE Trans on Electromagn Compat, 2012, 54(1): 149 – 157.
- [46] Zhao W S, Sun L, Yin W Y, et al. Electrothermal modeling and characterization of sub-micron through-silicon carbon nanotube bundle vias (TS-CNTBV) for 3-D ICs [J]. Micro Nano Letters, 2014, 9(2): 123 – 126.
- [47] Wang T, Chen S, Jiang D, et al. Through-silicon vias filled with densified and transferred carbon nanotube forests [J]. IEEE Electron Device Lett, 2012, 33(3): 420 – 422.
- [48] Chen C H, Tsai D S, Chung W H, et al. Miniature asymmetric ultracapacitor of patterned carbon nanotubes and hydrous ruthenium dioxide [J]. Nanotechnol, 2012, 23(48): 485402.
- [49] Zhao W S, Yin W Y, Guo Y X. Electrical modeling of multi-walled carbon nanotube (MWCNT)-based capacitors for high-density RF integration [A]. IEEE IWS [C]. Beijing, China: IEEE, 2013. 1 – 4.
- [50] Ghavanini F A, Enoksson P, Bengtsson S, et al. Vertically aligned carbon based varactors [J]. J Appl Phys, 2011, 110(2): 021101.
- [51] Balandin A A. New materials and designs can keep chips cool [J]. IEEE Spectrum, 2009, 29(1): 28 – 33.
- [52] Liang H, Zhang W, Huang J, et al. Leveraging hotspots and improving chip reliability via carbon nanotube grid thermal structure [J]. IEEE Trans on Very Large Scale Integr (VLSI) Syst, 2015, 23(4): 731 – 742.
- [53] Yan Z, Liu G, Khan J M, et al. Graphene quilts for thermal management of high-power GaN transistors [J]. Nature Commun, 2012, 3(827): 1 – 8.
- [54] Zhang J, Shi G, Jiang C, et al. 3D bridged carbon nanoring/graphene hybrid paper as a high-performance lateral heat spreader [J]. Small, 2015, 11(46): 6197 – 6204.

#### 作者简介



**王高峰** 男, 1965 年生, 杭州电子科技大学特聘教授、博士生导师。研究领域包括集成电路、微机电系统 (MEMS)、电子设计自动化等。  
E-mail: gaofeng@hdu.edu.cn



**赵文生** 男, 1986 年生, 杭州电子科技大学副教授、硕士生导师。研究领域涉及三维集成电路、碳纳米电子学、多物理场仿真等。  
E-mail: wshzhao@hdu.edu.cn

**孙玲玲** 女, 1956 年生, 杭州电子科技大学教授、博士生导师。主要研究方向为射频/微波/毫米波/太赫兹集成电路设计及 CAD。  
E-mail: sunll@hdu.edu.cn